



PATENT ABSTRACTS OF JAPAN

(11)Publication number: 11122586

(43)Date of publication of application: 30.04.1999

(51)Int.Cl.

H04N 7/025
H04N 7/03
H04N 7/035
G06F 1/32
H04B 1/16

(21)Application number: 09296379

(71)Applicant:

VICTOR CO OF JAPAN LTD

(22)Date of filing: 14.10.1997

(72)Inventor:

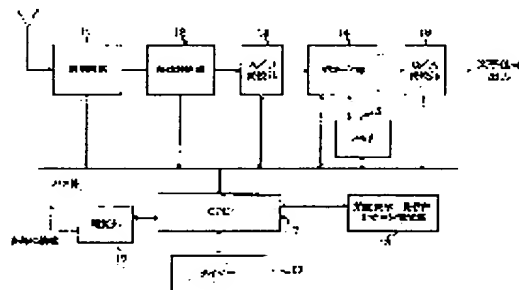
MATSUI KEN

(54) DATA BROADCAST RECEIVER

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce power consumption in the standby state without causing any hindrance onto updated data in the data broadcast receiver.

SOLUTION: A timer 20 is set to activate decoding of a decode section 14 intermittently in a standby state. A CPU 19 controls a power supply section 19 to supply power to a channel selection circuit 11 - a memory 15 in a way that decoding by the decode section 14 is conducted only for a time set by the timer 20 and controls the power supply section 19 to interrupt power from the channel selection circuit 11 - the memory 15 in a way that decoding by the decode section 14 is stopped for a time other than the time set by the timer 20.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 1 1 - 1 2 2 5 8 6

(43) 公開日 平成11年(1999)4月30日

(51) Int. Cl. ⁹	識別記号	F I			
H 0 4 N	7/025	H 0 4 N	7/08	A	
	7/03	H 0 4 B	1/16	G	
	7/035	G 0 6 F	1/00	3 3 2	B
G 0 6 F	1/32				
H 0 4 B	1/16				
審査請求 未請求 請求項の数 1		F D	(全 6 頁)		

(21) 出願番号 特願平9-296379

(22) 出願日 平成9年(1997)10月14日

(71) 出願人 000004329

日本ビクター株式会社

神奈川県横浜市神奈川区守屋町3丁目12番
地

(72) 発明者 松井 謙

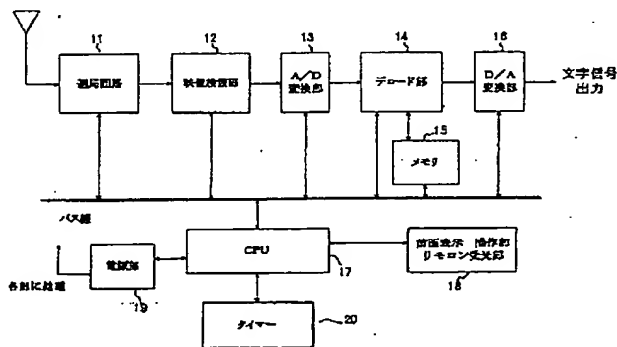
神奈川県横浜市神奈川区守屋町3丁目12番
地 日本ビクター株式会社内

(54) 【発明の名称】 データ放送受信機

(57) 【要約】

【課題】 データ放送受信機において、データの更新に支障をきたすことなく、待機状態時の消費電力を削減する。

【解決手段】 タイマー20は、待機状態時に、デコード部14によるデコード動作を間欠的に動作させるよう設定する。CPU17は、タイマー20によって設定された時間のみデコード部14によるデコード動作を動作させるよう選局回路11～メモリ15に電源を供給するよう電源部19を制御する。タイマーによって設定された時間以外では、デコード部14によるデコード動作を停止させるよう選局回路11～メモリ15への電源の供給を遮断するよう電源部19を制御する。



【特許請求の範囲】

【請求項 1】データ放送を受信する受信部と、この受信部によって受信したデータをデコードするデコード部と、デコードしたデータを蓄積するメモリと、動作状態時と待機状態時とで電源供給の態様を異ならせる電源部と、回路各部を制御する制御部とを備えたデータ放送受信機において、

前記待機状態時に、前記デコード部によるデコード動作を間欠的に動作させるよう設定するタイマーを設け、前記制御部は、前記タイマーによって設定された時間のみ前記デコード部によるデコード及び前記メモリへのデータの蓄積を動作させるよう前記受信部と前記デコード部に電源を供給するよう前記電源部を制御すると共に、前記タイマーによって設定された時間以外では前記デコード部によるデコード及び前記メモリへのデータの蓄積を停止させるよう前記受信部と前記デコード部への電源の供給を遮断するよう前記電源部を制御するよう構成したことを特徴とするデータ放送受信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、文字放送等の各種のデータ放送を受信するデータ放送受信機に関する。

【0002】

【従来の技術】テレビジョン放送において、垂直帰線区間にデータを重畳して伝送するものの代表として文字放送がある。また、最近になって、インターテキスト、アダプス、ビットキャスト等と称される各種のデータ放送も登場するようになってきた。これらのデータ放送では、実際の放送番組と異なり、視聴者が見たいときに見たい情報（ニュースや天気予報等）を得ることができるものである。

【0003】図 5 は従来のデータ放送受信機の一例を示すブロック図である。図 5 において、選局回路 1 はテレビジョン信号に重畳されたデータ放送を受信し、映像検波部 2 はそれを検波する。A/D 変換部 3 は映像検波部 2 の出力を A/D 変換する。デコード部 4 は A/D 変換部 3 より入力されたコードデータをデコードし、メモリ 5 にそのデコードしたデータを蓄積する。D/A 変換部 6 はメモリ 5 に蓄積されたデータを D/A 変換し、図示していない表示部の画面に表示するための文字信号を出力する。

【0004】以上の動作は、CPU 7 による制御や、デコード部 4 のソフトウェア等によって実行される。CPU 7 には、前面表示・操作部/リモコン受光部 8 や電源部 9 も接続されている。前面表示・操作部/リモコン受光部 8 による操作入力あるいは図示していないリモコン送信機によるリモコン入力は前面表示・操作部/リモコン受光部 8 を介して CPU 7 に入力される。また、CPU 7 による制御状態が前面表示・操作部/リモコン受光部 8 によって表示される。電源部 9 は CPU 7 の制御に

よって回路各部に電源を供給する。

【0005】

【発明が解決しようとする課題】以上説明した従来のデータ放送受信機においては、1 日に数回更新されるデータ放送に対応するため、電源をオンした動作状態と電源をオフした待機状態のいずれにおいても、前述のデコード部 4 によるデコード及びメモリ 5 への蓄積動作を行っている。なお、電源オフとは主電源は供給されているが見掛け上動作していない状態をいう。これは、テレビジョン受像機を例に挙げれば、画面に映像が表示されていない状態に相当する。即ち、電源をオフした待機状態では、前面表示・操作部/リモコン受光部 8 における前面表示や D/A 変換部 6 がオフになっているのみである。これにより、待機時から電源オンにしたときは、すぐに最新のデータを見ることができる。

【0006】しかしながら、従来のデータ放送受信機においては、電源をオフした待機状態でも電源をオンした動作状態とほぼ同等の消費電力を要するという問題点があった。最近の省エネルギーという点からすると、消費電力が多いということは好ましいことではない。これを解決するためには、電源をオフした際には、デコード部 4 によるデコード及びメモリ 5 への蓄積動作を停止すればよいが、これでは電源をオンした後に最新のデータを表示するまで時間がかかってしまい、これもまた好ましくない。

【0007】本発明はこのような問題点に鑑みなされたものであり、データ放送受信機において、データの更新に支障をきたすことなく、待機状態時の消費電力を削減することを目的とする。

【0008】

【課題を解決するための手段】本発明は、上述した従来の技術の課題を解決するため、データ放送を受信する受信部（11、12）と、この受信部によって受信したデータをデコードするデコード部（14）と、デコードしたデータを蓄積するメモリ（15）と、動作状態時と待機状態時とで電源供給の態様を異ならせる電源部（19）と、回路各部を制御する制御部（17）とを備えたデータ放送受信機において、前記待機状態時に、前記デコード部によるデコード動作を間欠的に動作させるよう設定するタイマー（20）を設け、制御部は、前記タイマーによって設定された時間のみ前記デコード部によるデコード及び前記メモリへのデータの蓄積を動作させるよう前記受信部と前記デコード部に電源を供給するよう前記電源部を制御すると共に、前記タイマーによって設定された時間以外では前記デコード部によるデコード及び前記メモリへのデータの蓄積を停止させるよう前記受信部と前記デコード部への電源の供給を遮断するよう前記電源部を制御するよう構成したことを特徴とするデータ放送受信機を提供するものである。

【0009】

【発明の実施の形態】以下、本発明のデータ放送受信機について、添付図面を参照して説明する。図 1 は本発明のデータ放送受信機の一実施例を示すブロック図、図 2 は本発明のデータ放送受信機の動作を説明するためのフローチャート、図 3 及び図 4 は本発明のデータ放送受信機の動作を説明するための図である。

【0010】図 1 において、選局回路 11 はテレビジョン信号に重畳されたデータ放送を受信し、映像検波部 12 はそれを検波する。選局回路 11 及び映像検波部 12 はデータ放送の受信部として動作している。A/D 変換部 13 は映像検波部 12 の出力を A/D 変換する。デコード部 14 は A/D 変換部 13 より入力されたコードデータをデコードし、メモリ 15 にそのデコードしたデータを蓄積する。メモリ 15 としは、不揮発性メモリを用いることができる。D/A 変換部 16 はメモリ 15 に蓄積されたデータを D/A 変換し、図示していない表示部の画面に表示するための文字信号を出力する。

【0011】以上の動作は、CPU 17 による制御や、デコード部 14 のソフトウェア等によって実行される。CPU 17 には、前面表示・操作部/リモコン受光部 18 や電源部 19 も接続されている。前面表示・操作部/リモコン受光部 18 による操作入力あるいは図示していないリモコン送信機によるリモコン入力は前面表示・操作部/リモコン受光部 18 を介して CPU 17 に入力される。また、CPU 17 による制御状態が前面表示・操作部/リモコン受光部 18 によって表示される。なお、本実施例では、前面表示部と操作部とリモコン受光部とを前面表示・操作部/リモコン受光部 8 として 1 つのブロックにて示したが、勿論、これらは別々であってもよい。

【0012】電源部 19 は CPU 17 の制御によって回路各部に電源を供給する。電源部 19 は、主電源がオンした状態において、前面表示・操作部/リモコン受光部 8 における前面表示も含めて電源をオンする動作状態と、前面表示・操作部/リモコン受光部 8 における前面表示をオフする待機状態とを有し、動作状態時と待機状態時とで電源供給の態様を異ならせるようになってい

る。前述のように、従来においては動作状態時と待機状態時とで、前面表示・操作部/リモコン受光部 8 における前面表示や D/A 変換部 16 がオンであるかオフであるのみ電源供給の態様が異なっていたが、本発明では、後述のように、待機状態時における電源供給の態様に特徴を有している。

【0013】即ち、本発明では、新たにタイマー 20 が設けられており、CPU 17 にタイマー 20 が接続されている。CPU 17 は、タイマー 20 によって設定された時間毎もしくはタイマー 20 によって設定された時間のみ、デコード部 14 によるデコード及びメモリ 15 への蓄積動作を行うよう、電源部 19 による電源供給を制御する。

【0014】CPU 17 は、待機状態において、タイマー 20 による設定によってデコード部 14 によるデコードを行うときには、選局回路 11～メモリ 15 及び CPU 17、前面表示・操作部/リモコン受光部 18、タイマー 20 に電源を供給するよう電源部 19 を制御する。一方、タイマー 20 による設定によってデコード部 14 によるデコードを行わないときには、選局回路 11～D/A 変換部 16 には電源を供給せず、CPU 17、前面表示・操作部/リモコン受光部 18、タイマー 20 のみに電源を供給するよう電源部 19 を制御する。なお、待機状態においては、前面表示・操作部/リモコン受光部 18 における前面表示はオフでよい。

【0015】動作状態においては、CPU 17 は、回路各部に常時電源を供給するよう電源部 19 を制御し、デコード部 14 によるデコード及びメモリ 15 への蓄積・更新を常に行うようにする。

【0016】このようにして、本発明のデータ放送受信機では、待機状態時にデコード部 14 によるデコード動作を間欠的に動作させることにより、データの更新に支障をきたすことなく、待機状態時の消費電力を削減することができる。

【0017】ここで、図 2 を用いて本発明のデータ放送受信機の動作についてさらに説明する。図 2 において、ステップ S1 で、デコード部 14 によるデコードを行わない待機状態とし、ステップ S2 で、CPU 17 は、タイマー 20 による設定によってデコードすべき時間になったか否かを判定する。デコードすべき時間になっていなければ、ステップ S1 に戻り、デコードすべき時間になれば、ステップ S3 に進む。

【0018】ステップ S3 で、選局回路 11～メモリ 15 にも電源を供給し、デコード動作を行い、データを更新する。そして、ステップ S4 で、メモリ 15 への蓄積が終了したか否かを判定し、終了していなければステップ S3 に戻り、終了していれば、ステップ S1 に戻る。以上のようにして、本発明では、待機状態において、タイマー 20 による設定した時間だけデコード部 14 によるデコード及びメモリ 15 へのデータの蓄積を動作させるようにし、その他の時間ではデコード部 14 によるデコード及びメモリ 15 へのデータの蓄積を停止させる。

【0019】タイマー 20 による設定は、前面表示・操作部/リモコン受光部 18 による操作入力あるいはリモコン入力によって行い、その入力を CPU 17 を介してタイマー 20 に設定することによって行う。

【0020】図 3 は 2 時間毎にデコード動作をさせるように設定する例を示しており、(A) は表示部の画面上にオンスクリーン表示にて行う場合、(B) は前面表示・操作部/リモコン受光部 18 による表示部にて行う場合を示している。このようにして、ユーザが設定した時間間隔でデコード動作をさせることができる。なお、オンスクリーン表示は、CPU 17 に含まれるオンスク

ーン信号発生部もしくはCPU 17とは別のオンスクリーン信号発生部によって行えばよい。

【0021】図4はユーザが設定した任意の時刻にデコード動作を起動させるように設定する例を示しており、

(A)は表示部の画面上にオンスクリーン表示にて行う場合、(B)は前面表示・操作部／リモコン受光部18による表示部にて行う場合を示している。このように構成すれば、ユーザの生活パターンに合わせた設定が可能となる。データ放送を見る時間帯がほぼ決まっているならば、その時間の若干前にデコード動作を起動させるように設定することにより、極めて効率的にデータを更新することが可能となる。

【0022】例えば、毎朝8時に起床して、9時に外出し、21時に帰宅するという生活パターンの人なら、毎日、7時と20時にデコード動作を起動させるようタイマー20を設定すれば、朝起床したときと帰宅後に受信機の電源を投入してすぐに最新のデータを得ることができる。この場合には、図3に示す例よりさらに無駄なデコード動作をなくことができ、消費電力を効果的に削減することが可能となる。

【0023】なお、本発明のデータ放送受信機は、テレビジョン受像機に内蔵された形態でも、いわゆるセットトップボックスの形態のいずれでもよい。

【0024】

【発明の効果】以上詳細に説明したように、本発明のデータ放送受信機は、待機状態時に、デコード部によるデコード動作を間欠的に動作させるよう設定するタイマー

を設け、タイマーによって設定された時間のみデコード部によるデコード及びメモリへのデータの蓄積を動作させるよう受信部とデコード部に電源を供給するよう電源部を制御すると共に、タイマーによって設定された時間以外ではデコード部によるデコード及びメモリへのデータの蓄積を停止させるよう受信部とデコード部への電源の供給を遮断するよう電源部を制御するよう構成したので、データの更新に支障をきたすことなく、待機状態時の消費電力を削減することができる。

【図面の簡単な説明】

【図1】本発明の一実施例を示すブロック図である。

【図2】本発明の動作を説明するためのフローチャートである。

【図3】本発明の動作を説明するための図である。

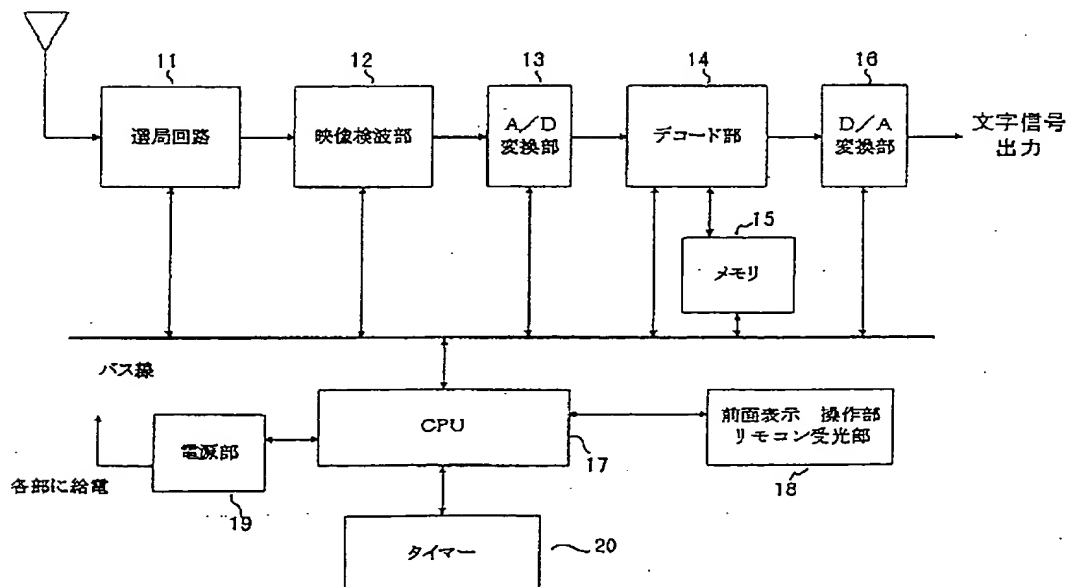
【図4】本発明の動作を説明するための図である。

【図5】従来例を示すブロック図である。

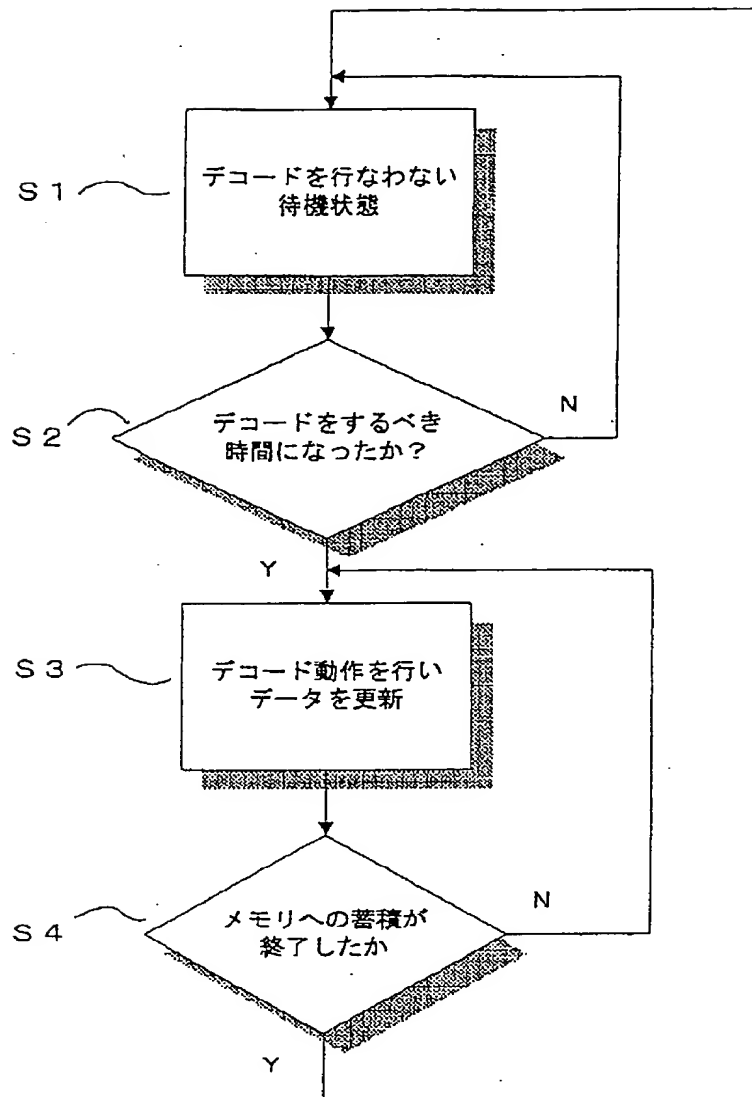
【符号の説明】

- 11 選局回路 (受信部)
- 12 映像検波部 (受信部)
- 13 A/D変換部
- 14 デコード部
- 15 メモリ
- 16 D/A変換部
- 17 CPU (制御部)
- 18 前面表示・操作部／リモコン受光部
- 19 電源部
- 20 タイマー

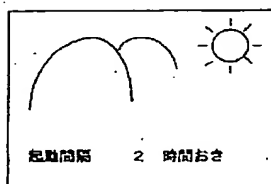
【図1】



【図 2】

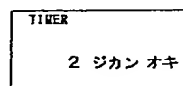


【図 3】



TV画面上での設定例

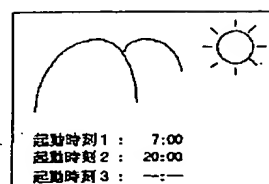
(A)



本体表示部での設定例

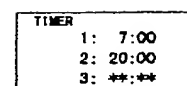
(B)

【図 4】



TV画面上での設定例

(A)



本体表示部での設定例

(B)

【図 5】

